

ボード設計者のための

分布定数回路のすべて

7章 有損失線路 追補版

碓井 有三 著

第7章 有損失線路 追補

7.4. 線路損失の顕在化

7.4.1. 長い線路の高速伝送

数 100Mbps までの信号伝送や、ギガビット伝送でも数センチメートルの短い配線では、線路損失を考える必要はなかったがギガビットを超える数 10 センチメートル以上の比較的長い配線では線路の損失が顕在化してくる。

これらの損失が周波数特性を持つために、広い周波数特性を持つデータパターンによって、ほとんど減衰しない低速信号は論理振幅一杯に伝送される一方、高速信号は大きな減衰を生じる。この結果、例えば孤立波を考えると、信号が到達する前は論理振幅の片方に飽和していたレベルが突然変化するためにスレッショルドレベルまで到達しなくなる。図 7.18 はデューティ比を変化させて損失線路の時間応答を比較して示したものであり、アイパターン (eye pattern) と呼ばれる。

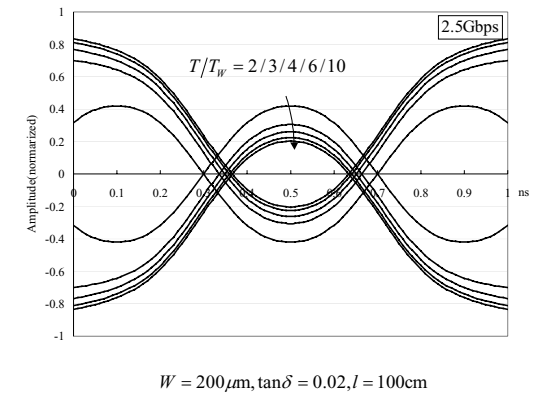


図 7.18 デューティ比による時間応答の違い

7.4.2. 線路の損失

図 7.19 に損失のない無損失線路と損失を含む有損失線路の等価回路を示す。インダクタンス L に直列に表皮効果に起因する抵抗 R が、キャパシタンス C に並列に誘電

パスタンス C に並列に誘電正接 ($\tan \delta$) に起因する漏れコネクタンス G がそれぞれ存在する。

式(7.11)や式(7.12)で述

べたとおり、損失線路上の信号は、信号が進む方向にしたがって減衰する。

減衰は一般的にデシベル (dB) で表す。単位長あたりの減衰量は、

$$20 \times \log \left[\exp \left\{ \frac{1}{2} \left(GZ_0 + \frac{R}{Z_0} \right) \right\} \right] = 10 \times \log(e) \times \left(GZ_0 + \frac{R}{Z_0} \right) \text{ (dB/m)}. \quad (7.36)$$

となる。これらの式において、 GZ_0 は誘電損を R/Z_0 は抵抗損をそれぞれ表す。

(1) 誘電損

ポードを構成する誘電体の誘電率は、厳密には実数ではなくわずかな虚数部を含む。このため、分布定数回路を等価回路で表すと、キャパスタンス C が並列に接続された形になる。この漏れコネクタンス G と ωC との比を $\tan \delta$ (タンジェンタ) という。一般に使用されている FR-4 では、 $\tan \delta = 0.02$ であるが、低損失用に 0.005 程度のも

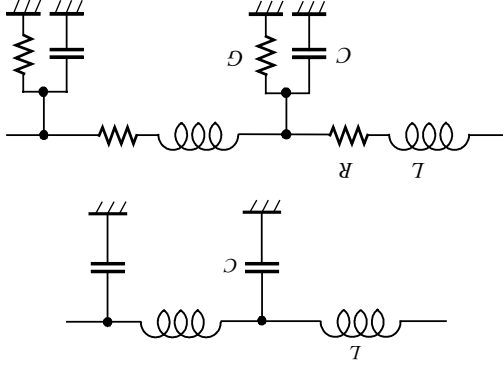


図 7.19 無損失線路と有損失線路

本書について

本書は、碓井有三著 “ポード設計者のための分布定数回路のすべて” 発行後の技術の進展により、7章が内容的に不十分となったため、その追補版として発行したものである。本体と一緒に読んでいただきたい。

著者 碓井有三

参考文献

- (1) 枝, 大石: “GHz 動作のポード設計「距離の壁」を克服へ。” 日経エレクトロニクス, no.798, pp.118-127, 2001
- (2) 碓井: “ポード上の GHz 動作定数分析が最適な処方箋” 日経エレクトロニクス no.812, pp.107-113, 2002

ポード設計者のための分布定数回路のすべて(追補版)

(本体 2000年5月31日初版 第1刷発行)
追補版 2003年3月13日初版 第1刷発行
著者 碓井有三

URL <http://home.wondernet.ne.jp/~usuiy>
E-Mail usuiy@wondernet.ne.jp
発行者 碓井有三

©USUI, Yuzo 2003 Printed in Japan

本書の内容を著者に無断で複写複製することを禁じます

(2) PECL(Pseudo Emitter Coupled Logic) 図 7.29

1970年代から大型機で使用されていたECL(Emitter Coupled Logic)の0V/-5.2Vの電源を正電圧に変換したもの。電圧源ドライバで振幅は800mV。電圧源ドライバのため、負荷容量による反射はドライバで逆相反射を起こして負荷端では信号と同極性の反射波となる。

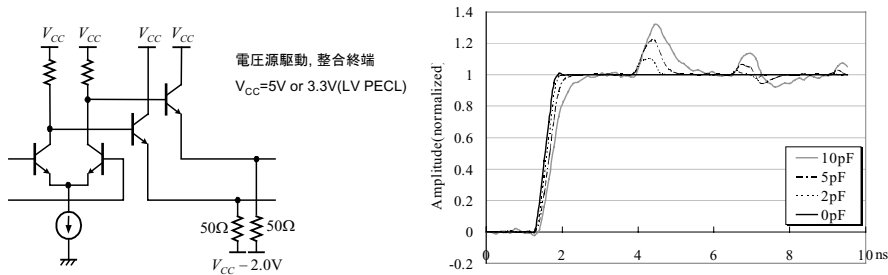


図 7.29 PECL の等価回路と容量による波形変化

(3) CML(Current Mode Logic) 図 7.30

PECL の出力段のエミッタホロアを次段の入力に移動した形をとる。近端、遠端ともに整合終端である。振幅は 400mV。整合終端ドライバであるから、負荷端での容量反射はドライバで吸収されるため波形乱れが少ない。

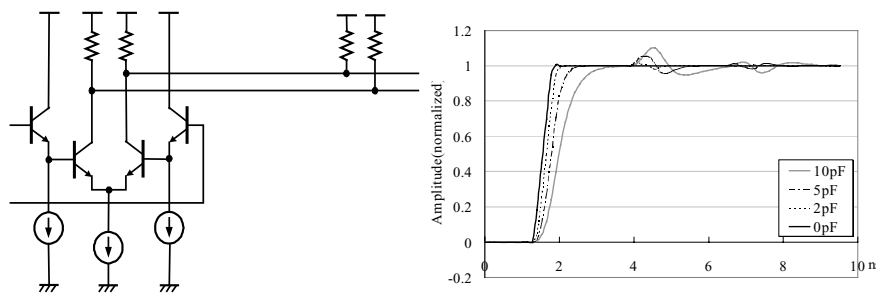


図 7.30 CML の等価回路と容量による波形変化

のも実用化されている。

式(7.36)の右辺第 1 項が誘電損であり、同式に、 $\log(e)=0.434$, $G = \tan \delta \times \omega C$, $Z_0 = \sqrt{L/C}$, $\sqrt{LC} = \sqrt{\epsilon_r}/c$, $c = 3 \times 10^8 \text{ m/s}$ (光速), を代入すると、誘電損は、

$$10 \times \log(e) \times G Z_0 = 91 \times \tan \delta \times \sqrt{\epsilon_r} \times f(\text{GHz}) \text{ (dB/m)} \dots\dots\dots (7.37)$$

となって $\tan \delta$ と周波数 f とに比例することが分かる。

(2) 抵抗損

7.2 で述べたように、信号の周波数が高くなると、電流は導体の表面のみを流れる。導体表面の電流を I_0 とすると、表面からの距離 x における電流 I_x は、

$$I_x = I_0 e^{-\sqrt{\frac{\omega \sigma \mu}{2}} x} \dots\dots\dots (7.31)$$

であったから、パターン厚 t まで積分すると全電流が求まる。すなわち、

$$I = I_0 \int_0^t e^{-\sqrt{\frac{\omega \sigma \mu}{2}} x} dx = \sqrt{\frac{2}{\omega \sigma \mu}} \times \left(1 - e^{-\sqrt{\frac{\omega \sigma \mu}{2}} t} \right) \times I_0 \dots\dots\dots (7.38)$$

となる。ここで、

$$d = \sqrt{\frac{2}{\omega \sigma \mu}} \dots\dots\dots (7.32)$$

であったから、式(7.38)は、

$$I = d \times \left(1 - e^{-t/d} \right) \times I_0 \dots\dots\dots (7.39)$$

となる。直流電流 I_{DC} は

電損は周波数に比
根に比例するが誘
損は周波数の平方
クロスする。抵抗
抗損と誘電損とが
は、3GHz 付近で抵
m 厚のパターンで、
る 100 μm 幅、40 μ
一般によく使われ
て計算して示した。

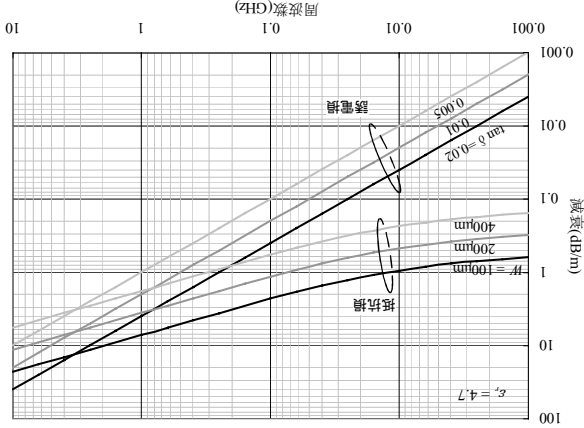


図 7.20 ポールの損失

となる。十分に高い周波数では抵抗損は周波数の平方根に比例する。

$$10 \times \log(e) \times R_{dc} \times t \times \sqrt{\frac{\omega \mu}{2}} \times \frac{1}{Z_0} \approx 2.08 \times 10^6 \times R_{dc} \times t \times \sqrt{f(\text{GHz})} \quad (7.43)$$

したがって、抵抗損は、導体が銅の場合には、
(これを計算して図示したものが、図 7.10 であった)

となって周波数の平方根に比例する。

$$R \approx R_{dc} \times (t/d) = R_{dc} \times t \times \sqrt{\omega \mu / 2} \quad (7.42)$$

となるが十分に高い周波数では $t \gg d$ とみなせるので、

$$R = R_{dc} \times (t/d) / (1 - e^{-t/d}) \quad (7.41)$$

であるから、高周波における抵抗は、

$$I_{dc} = I \times t \quad (7.40)$$

により周波数特性
を改善した場合に、
図 7.27 のような
時間応答を示す。
波形の変化時のエ
ッジが強調されて
いる様子が分か
る。

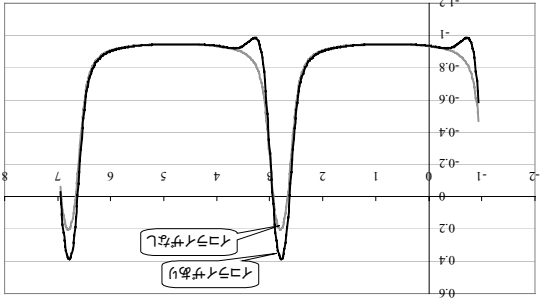


図 7.27 コイサの時間応答

7.7. ギガビット伝送方式

ギガビット伝送に用いられる回路形式と特徴について述べる。

(1) LVDS(Low Voltage Differential Signaling) 図 7.28

電流源ドライバで差動終端。振幅は 350mV。消費電力が小さい。電流源ドライバのため、容量負荷による負荷端での逆相反射がドライバで全反射して波形を乱すことがある。ただし、現実の回路は電流源ドライバではなくて、整合に近い出力抵抗を有していることが多い。

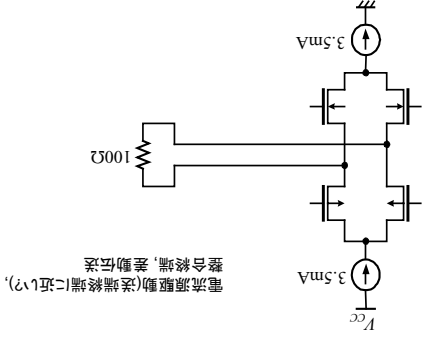
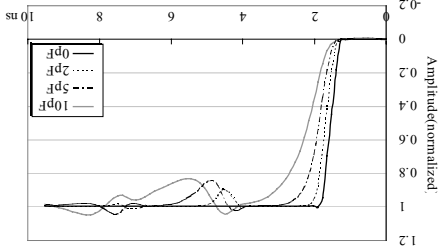


図 7.28 LVDS の等価回路と容量による波形変化



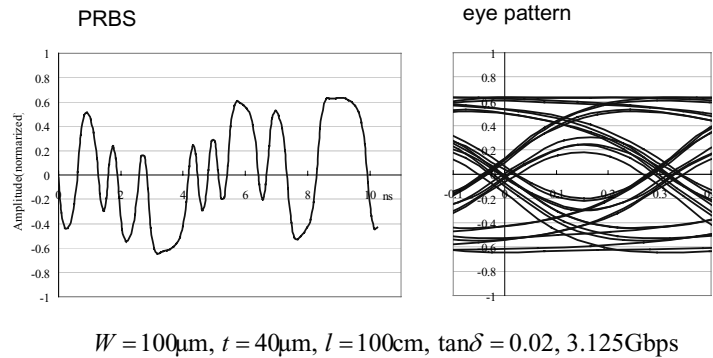


図 7.25 プリエンファシス(20%)

(2) プリエンファシス

同符号が連続した後に異なる符号レベルに遷移する際にレベルを強調して受信レベルの平準化を図るものである。図 7.25 は、図 7.24 の PRBS の応答に 20%のプリエンファシスを適用したものである。信号の変化時のエッジが強調されてアイが広がっていることが分かる。エッジの強調と同時に、論理振幅を下げることも併用されることが多い。

(3) イコライザ

線路の伝送特性による高域の減衰をレシーバ側で補正して、総合的な周波数特性を平坦にするものである。図 7.26 に示すように、線路の周波数減衰特性に対してレシーバ側で高域を持ち上げること

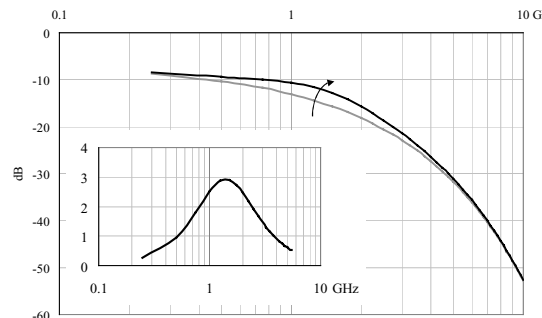


図 7.26 イコライザの周波数応答

例するため、このクロスポイント以上では誘電損が急速に顕在化してくる。

7.4.3. パルス波形と帯域

ここでパルス波形の帯域について考える。

任意の波形は、複数の正弦波に分解することができる。これを数学的に表現したものがフーリエ級数やフーリエ変換である。この分解された正弦波の周波数は、元の波形の繰り返し周波数とその整数倍ごとに存在する。さらに、この成分の包絡線は、繰り返し周波数がゼロ(すなわち孤立波)の周波数特性を表す。周波数特性の形はパルス幅 T_W と立ち上がり時間 t_r によって決まり、繰り返し周期 T には依存しない。

図 7.21 にはパルス幅 T_W と立ち上がり時間 t_r とを有する信号の周波数スペクトルを図示した。このスペクトルの形は、 $\sin(\omega T_W/2)/(\omega T_W/2)$ と立ち上がり時間に依存するスペクトル $\sin(\omega t_r/2)/(\omega t_r/2)$ との積によって計算される。図は $t_r = T_W/2$ の場合を示す。

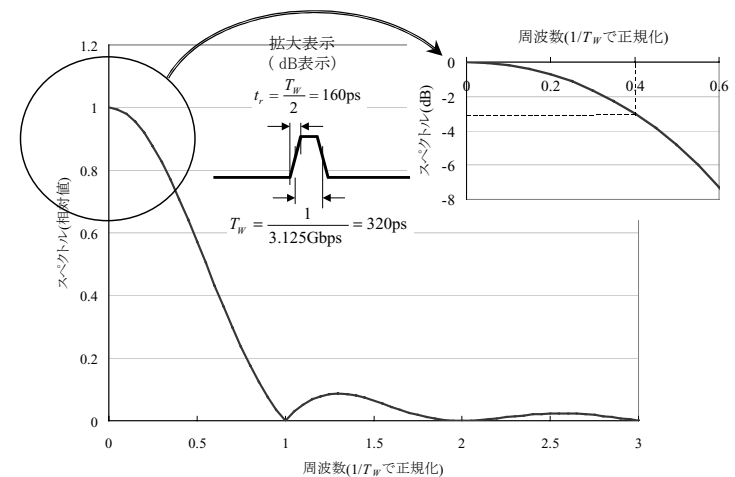


図 7.21 パルス波形の周波数スペクトル

同図では、スペクトルにフナロジの信号帯域の考えを導入して、スペクトルが-3dB(0.7倍)になる点を求めると $f \approx 0.4/T_w$ となる。例えば3.125Gbpsの転送速度では、 $T_w = 320ps$ であるから $0.4/T_w = 1.25GHz$ である。

7.5. フライパターンの評価

先に述べた信号のフェューレイ比が変わることによって観測できるフライパターンの評価には、PRBS(Pseudo Random Bit または Binary)

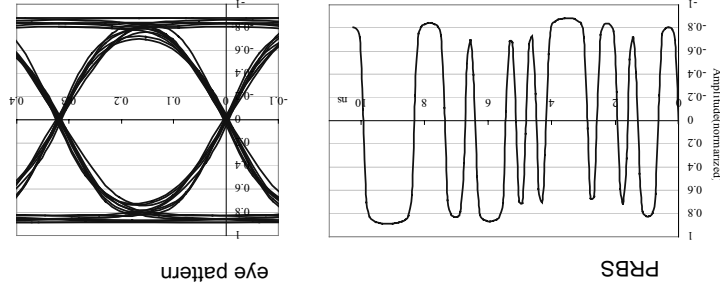


図 7.22 PRBSとフライパターン(20cm)

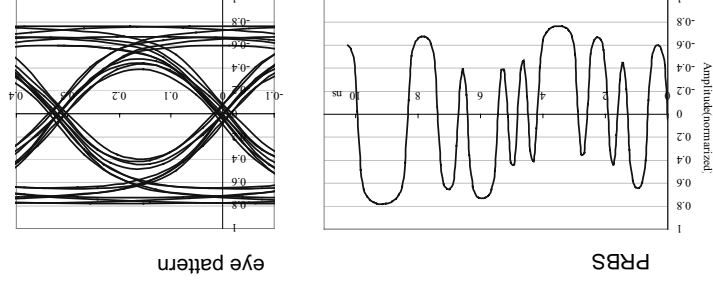
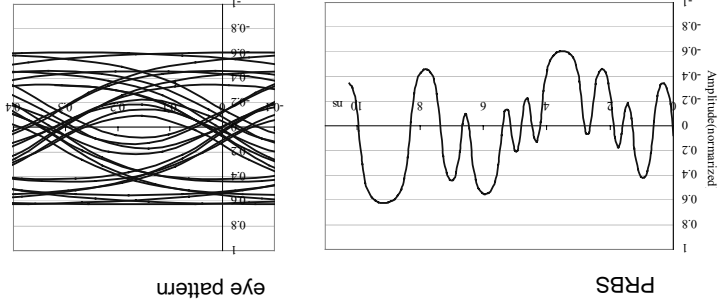


図 7.23 PRBSとフライパターン(50cm)

図 7.24 PRBSとフライパターン(1m)



Sequence : 疑似ランダムビット列を用いることが多い。

図 7.22, 図 7.23 および図 7.24 は 20cm, 50cm および 1m の線長において, PRBS 2⁵-1 のパターンに対して左図は時間応答, 右図はこれをアイパターンのとして簡単な解析をしたものである。線長が長くなると, 片方の論理値が続いた後に変化したときのレベルが小さくなって, アイの開口が狭くなっていくことが分かる。

7.6. 対策技術

アイアムを確保するためには例えば以下の技術がある。

(1) エンコード

連続した同一論理を避けるためにエンコードを行う。代表的なものに, 8B/10B 変換があり 8 ビットデータを 10 ビットキヤラクタに変換するものである。この結果, 2.5Gbps は 3.125Gbps となる。このエンコードによって, 同時にクロック埋め込みや誤り検出の役目を果たすことが多い。