

野辺山電波天文台の AD コンバータ開発

1986 年頃、野辺山の電波天文台向けに、高速の AD コンバータを開発してほしいとの要求があった。

当時、最も高速の AD コンバータ(以下 ADC)は、確か、TRW 社の 40Msps(メガサンプル/秒)の製品だったと記憶している。

天文台からの要求は、3 ビットでいいから、320Msps が欲しいというものだった。

台数が 8 台と少ないので、IC 化という解はなく、ディスクリート部品で開発するしかなかった。

筆者の部署は、設計部隊ではなく、回路設計の基準を作成する部署であったが、社内に、ADC を開発する部隊がなかったので白羽の矢が立った次第であった。

幸いにも、ずっと一緒に仕事をやってきた、N 君という優秀な部下がいたので、引き受けることに不安はなかった。

文中の仕様や数値は、筆者の記憶によるもので、正確さには欠けることを断っておく。

この開発で、筆者にとっても、大きないくつかのターニングポイントとなったので、紹介する。

1. フーリエ変換との再会

なぜ「再会」か？ 学生のときに出会っている。式も原理も何となく理解していたけれど、実際に用いたことはなかった。

電波天文の分野では、フーリエ変換は、基本中の基本の学問分野で、天文台の先生方と話しをすると、ごく普通にフーリエ変換の話が出てくるので、きちんと勉強することとした。

この天文台のシステムは、高速フーリエ変換(FFT : Fast Fourier Transform)の演算のために、専用のハードウェアのマシンが納入されていた。大きな筆筒ほどのサイズだったと思う。

フーリエ変換が少し分かってきて、今回開発した ADC の評価に、AD 変換した出力に対して、加えた入力信号を推測するために、FFT を用いることにした。

当時、まだ科学計算できるようなパソコンはなく、ワークステーションと呼んでいた HP の小型のコンピュータで FFT のプログラムを basic で組んだ。計算に時間を要したので、basic compiler を導入してコンパイルし、さらに、ワークステーションに数値演算用のハードウェアを組み込んで、高速化した。それでも、1,024 点の FFT で 2 ~ 3 分ほど要したと記憶している。

このときに習得した FFT は、その後の回路解析で役に立ち、筆者の著作は、ほとんど FFT で解析している。特に、損失線路の解析には避けて通れない。

現在は、PC の高速化によって、16,384 点の FFT も何ら問題なく実用化できている。それ以上も問題なく実現できると思うが、必然性を感じないので試していない。PC の FFT は、もちろん、瞬時に計算が終わる。ただ、Excel に標準で内蔵されている FFT は、あまり出来がよくないので、自分で FFT の演算をエクセルシート上で作成し、以下にその一部であるが公開している。

<http://radioy.a.la9.jp/tool/tool.htm> → [FFT](#)

2. クロック分配回路

この ADC は、ディスクリート部品で設計した。パターン配線も手書きであった。この辺りは、上述の、部下の N 君の独壇場であった。

入力に用いるコンパレータは、市販の部品が見つからないので、大型コンピュータに用いる、超高速の ECL を用いることにした。

ECL の差動入力端子に出ているので、これをコンパレータとして用いることにした。ただし、最先端の IC で、非常に限られた個数しか入手できない限定版だったので、会社の上層部同士の折衝で、必要個数を確保した。

複数のコンパレータを動作させるためにクロック信号(ストロブといったほうが正確か)が必要であるが、通常のクロック分配回路では所期のスキュー範囲に抑えることが難しかった。

そこで、クロック信号をいもづる式に伝送し、各クロックの時間遅れ分を、エンコード以降の配線長による遅延で調整した。

筆者は、このクロック伝送方法を、「分布定数型クロック分配回路」と名付けた。

実は、この方式は、それから 20 数年後

に、DDR3 メモリのクロック分配回路として登場し、実用化されている。ただし、その名前は、フライ・バイ方式という少しシャレた名前であった。

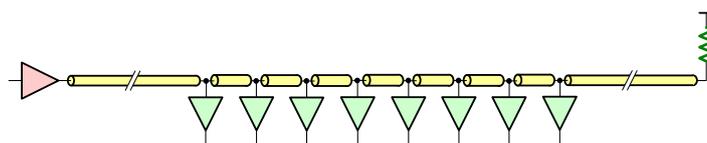


図 1. 分布定数型クロック分配回路

3. 直角配線の問題

ADC の初段のコンパレータへアナログ信号を入力した。

天文台側で評価している途中、「何か固定の雑音が生じている。これこれの時間である」と報告を受けた。

その時間を、配線長に換算して、パターンと見比べると、直角に配線している部分に相当した。

その当時は、パターンの曲がり角を 45 度にするには必須ではなかったと思うが、この配線を 45 度で曲がるように変更してその問題は解決した。

デジタル信号なら、ノイズマージンに隠れていたが、アナログ配線であったために、直角曲げによる微小の反射が顕在化したのであった。反射というより、曲げによる放射雑音と思われる。

現在では、45 度配線がごく一般的である。デジタルの配線では、直角による反射の影響はそれほど大きくはないのではないだろうか。直角曲がりだと、角の内側がきちんとエッチングできないのが最も大きな理由ではないかと想像している。

4. 完成とその後

必要台数を製作したが、通常、工場移管するために、製造図面や試験仕様書を作成する必要があった。

非常に精度を要求するため、試験と調整は、工場で行うことは困難で、N 君が全て行った。確か 8 台だったと思うが、故障した際の予備を 4 台ほど同時に納入した。

N 君は、この仕事を終わると、通常の業務に戻るので、売り切り、かつ保守なしの形をとらせてもらった。

それから、20 年ほど経過し、筆者は、富士通を退社してマクニカに勤務していた。

ある大学ベンチャーから、4Gsp/s の ADC のボード設計のコンサルの打診があった。ひょっとしたらということで話を詳しく伺うと、要求元は、推測どおり天文台だった。先の 320Msp/s の ADC は数年前まで現役で動いていて、今回は 3 代目とのことだった。

天文台にお邪魔すると、当時大学院の学生だった方が助教授になられ、助手だった方が教授になられていた。同じメンバーで研究を続けておられ、一気に20年近くタイムスリップし、再会を喜んだ。